

Patent



IFW

Customer No. 31561  
Application No.: 10/710,344  
Docket No.10796-US-PA

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Applicant : Ho et al.  
Application No. : 10/710,344  
Filed : Jul 02, 2004  
For : CHIP PACKAGE STRUCTURE  
Examiner : N/A  
Art Unit : 2811

---

ASSISTANT COMMISSIONER FOR PATENTS  
Arlington, VA22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 92118039,  
filed on: 2003/7/2.

A return prepaid postcard is also included herewith.

Respectfully Submitted,  
JIANQ CHYUN Intellectual Property Office

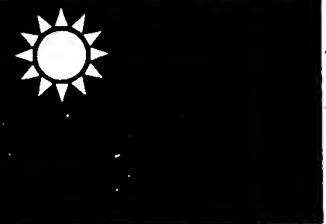
Dated: Nov. 26, 2004

By: Belinda Lee  
Belinda Lee  
Registration No.: 46,863

**Please send future correspondence to:**

**7F-1, No. 100, Roosevelt Rd.,  
Sec. 2, Taipei 100, Taiwan, R.O.C.  
Tel: 886-2-2369 2800  
Fax: 886-2-2369 7233 / 886-2-2369 7234  
E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw**

BEST AVAILABLE COPY



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder.

申請日：西元 2003 年 07 月 02 日

Application Date

申請案號：092118039

Application No.

申請人：日月光半導體製造股份有限公司

Applicant(s)

CERTIFIED COPY OF  
PRIORITY DOCUMENT

局長

Director General

蔡練生

發文日期：西元 2004 年 7 月  
Issue Date

發文字號：09320691410  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一 發明名稱	中文	晶片封裝結構
	英文	CHIP PACKAGE STRUCTURE
二 發明人 (共2人)	姓名 (中文)	1. 何銘倫 2. 陳裕文
	姓名 (英文)	1. Ming-Lun Ho 2. Yu-Wen Chen
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 高雄縣永安鄉保寧村保安路67-26號 2. 高雄市河堤路582-1號9樓
	住居所 (英文)	1. No. 67-26, Bauan Rd., Yungan Shiang, Kaohsiung, Taiwan 828, R.O.C. 2. 9F1., No. 582-1, Heti Rd., Sanmin Chiu, Kaohsiung, Taiwan, R.O.C.
三 申請人 (共1人)	名稱或 姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或 姓名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 高雄市楠梓加工出口區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 26, Chin 3rd. Rd., 811, Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
代表人 (英文)	1. Chien-Sheng Chang	



四、中文發明摘要 (發明名稱：晶片封裝結構)

一種晶片封裝結構，至少包含具有一上表面與一下表面的一基板，具有一主動表面與一背面的一晶片、一固定環，一第一散熱片與一第二散熱片。其中晶片係以主動表面配置於基板之上表面上，且晶片係電性連接於基板，固定環係環繞晶片配置於基板之上表面上，第一散熱片係配置於晶片之背面上與固定環上，而第二散熱片係配置於基板之下表面上。

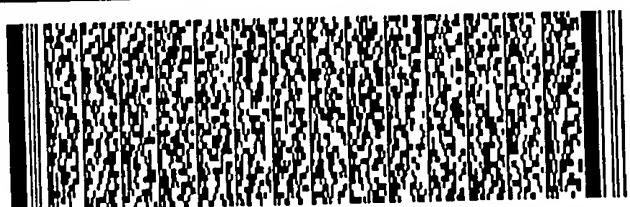
伍、(一)、本案代表圖為：第\_\_\_\_3\_\_\_\_圖

(二)、本案代表圖之元件代表符號簡單說明：

200：晶片封裝結構	202：晶片	202a：主動表面
202b：背面	204：基板	204a：上表面
下表面	206：凸塊	208：填充材料
環	212：第一散熱片	214：焊球
		210：固定
		216：第二散
		熱片

六、英文發明摘要 (發明名稱：CHIP PACKAGE STRUCTURE)

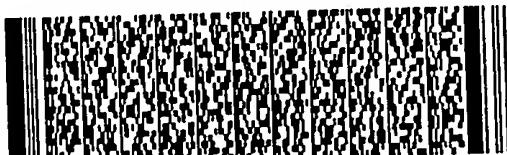
A chip package structure includes a substrate with an upper surface and a lower surface, a chip with an active surface and an opposite backside surface, a stiffener ring, a first heat sink, and a second heat sink. Wherein the active surface of the chip is disposed on the upper surface of the substrate, and the chip is connected to the substrate electrically, the stiffener ring is



四、中文發明摘要 (發明名稱：晶片封裝結構)

六、英文發明摘要 (發明名稱：CHIP PACKAGE STRUCTURE)

disposed on the upper substrate of the substrate around the chip, the first heat sink is disposed on the backside surface and the stiffener ring, and the second heat sink is disposed on the lower surface of the substrate.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

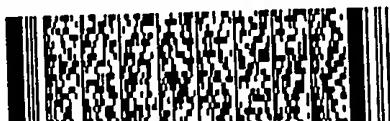
寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 發明所屬之技術領域

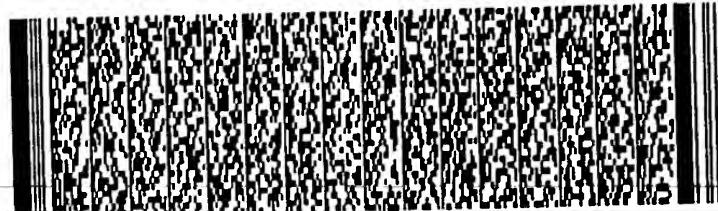
本發明是有關於一種晶片封裝結構，且特別是有關於一種能夠增強晶片散熱效果，防止基板翹曲(warpage)變形的晶片封裝結構。

### 先前技術

在半導體產業中，積體電路(Integrated Circuits, IC)的生產，主要分為三個階段：晶圓(wafer)的製造、積體電路(IC)的製作以及積體電路的封裝(Package)等。其中，裸晶片係經由在晶圓上形成半導體元件以及切割晶圓等步驟以完成，而每一顆由晶圓切割所形成的裸晶片，在經由裸晶片上之接點與外部訊號電性連接後，可再以封膠材料將裸晶片包覆著，其封裝之目的在於防止裸晶片受到濕氣、熱量、雜訊的影響，並提供裸晶片與外部電路之間電性連接的媒介，如此即完成積體電路的封裝步驟。

其中覆晶接合技術(Flip Chip Interconnect Technology，簡稱FC)乃是利用面陣列(area array)的方式，將多個晶片墊(die pad)配置於晶片(die)之主動表面(active surface)上，並在晶片墊上形成凸塊(bump)，接著將晶片翻覆(flip)之後，再利用這些凸塊來分別電性及機械性連接晶片之晶片墊至基板(substrate)上的接點(contact)，使得晶片可經由凸塊而電性連接至基板，並經由基板之內部線路而電性連接至外界之電子裝置。

值得注意的是，由於覆晶接合技術(FC)係可適用於高腳數(High Pin Count)之覆晶封裝結構，並同時具有縮小

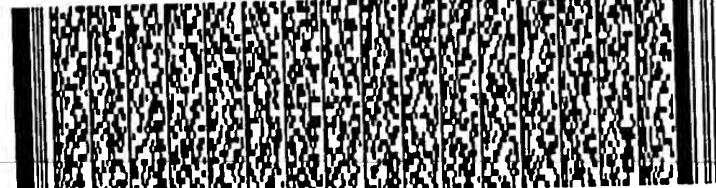


## 五、發明說明 (2)

晶片封裝面積及縮短訊號傳輸路徑等諸多優點，所以覆晶接合技術目前已經廣泛地應用於晶片封裝領域，常見應用覆晶接合技術之覆晶封裝結構例如有覆晶球格陣列型(Flip Chip Ball Grid Array, FC/BGA)之覆晶封裝結構。由於晶片運作速度加快，散熱需求便相應增加。

第1圖所繪示為習知一種覆晶球格陣列型的晶片封裝結構100的側視圖。其中晶片102與基板104之間係藉由凸塊106電性連接，換言之，晶片102上的晶片接點(die pad, 未圖示)係藉由凸塊106與基板104上的基板接點(electrode pad, 未圖示)電性連接。並且，在晶片102與基板104之間係填入一填充材料108以包覆凸塊106，此填充材料108具有應力緩衝的效果，可有效保護晶片102與基板104之間的凸塊106，避免因晶片102與基板104之間熱膨脹係數差異所導致的損壞。固定環(stiffener ring)係環繞晶片102而配置在基板104上，而散熱片(heat sink)112係配置於固定環110與晶片102的背面上。此外，在基板110承載晶片102的另一面上還配置有焊球(solder ball)114，晶片102上的晶片接點係透過基板104中的線路而於焊球114電性連接。

然而，在上述第1圖之晶片封裝結構中，在經由例如是信賴性測試或是配置有此晶片封裝結構之儀器的開/關機等的溫度循環(thermal cycle)之後，由於晶片與基板具有熱膨脹係數的差異(晶片約 $2.6 \text{ ppm}/\text{ }^{\circ}\text{C}$ ，基板約 $15 \sim 18 \text{ ppm}/\text{ }^{\circ}\text{C}$ )，而使得晶片封裝的整體結構容易產生翹曲變



## 五、發明說明 (3)

形，甚而情況嚴重者會如第2圖所示，產生部分凸塊斷裂 (bump crack) 的情形。當晶粒尺寸與基板尺寸越接近時，此種破壞型態是越顯著，如晶片尺寸為19\*23 mm，而基板尺寸為27\*27mm時。

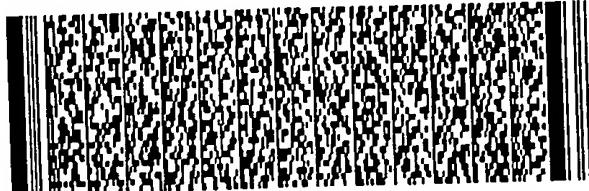
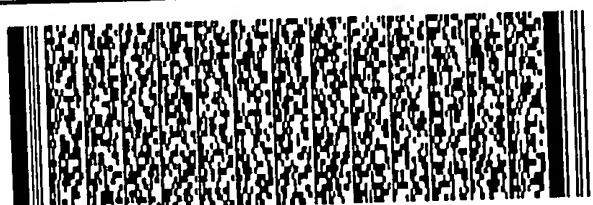
### 發明內容

因此，本發明的目的是提供一種晶片封裝結構，能夠增強晶片的散熱效果。

本發明的另一目的是提供一種晶片封裝結構，能夠抑制基板受到溫度循環所產生的翹曲。

為達上述目的，本發明提出一種晶片封裝結構，至少包括具有上表面與一下表面的一基板，具有一主動表面與一背面的一晶片、一固定環，一第一散熱片係配置於基板之上表面上，而第二散熱片係配置於基板之下表面上，且其位置對應於晶片下方。

本發明提出另一種晶片封裝結構，至少包括具有上表面與一下表面的一基板，具有一主動表面與一背面的一晶片、一固定環，一第一散熱片係配置於基板之上表面上，而第二散熱片係配置於基板之下表面上，且其位置對應於晶片下方。



## 五、發明說明 (4)

其中第二散熱片之熱膨脹係數與基板之熱膨脹係數相同。

而且，在上述之晶片封裝結構中，還可以在第二散熱片上配置複數的鰭片，以增加第二散熱晶片的散熱效率。

此外，其中之固定環係可以一體成形於第一散熱片上。

如上所述，由於本發明係在晶片封裝結構中之基板的下表面增加配置一第二散熱片，因此，藉由此散熱片的率。表置係能夠更加強對此晶片封裝結構中之晶片的散熱效率。下當

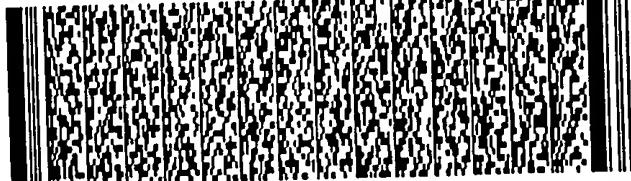
而且，由於本發明係在晶片封裝結構中之基板的下表面增加配置一第二散熱片，並且此第二散熱片係能够抑制基板的翹曲變形。

並且，由於本發明係在晶片封裝結構中之基板的下與基面板相同或是相近的熱膨脹係數，因此貼合於基板之下具有下表基面基的第二散熱片可視為基板的強化結構體，能夠有效抑制基板的翹曲變形。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

### 實施方式

首先，請參照第2圖，第2圖所繪示為本發明較佳實施例之一種晶片封裝結構200的側視圖。於第2圖中所繪示者為一種覆晶封裝結構，本發明之晶片封裝結構至少包括晶



## 五、發明說明 (5)

片202、基板204、固定環210、第一散熱片212與第二散熱片216。

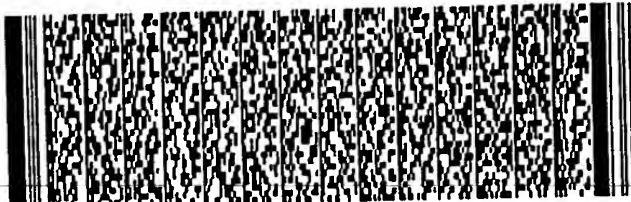
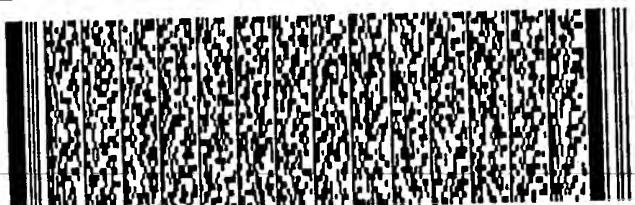
其中基板204具有一上表面204a與一下表面204b，且晶片202具有一主動表面202a與一背面202b。而晶片202與基板204係藉由凸塊206電性連接晶片202之主動表面202a上的晶片接點(die pad, 未圖示)與基板204之上表面204a上的基板接點(electrode pad, 未圖示)。

固定環(stiffener ring)210係環繞晶片202而配置在基板204的上表面204a上，此固定環210係用以加強後續第一散熱片212貼合製程之散熱片的定位效果，並擴大第一散熱片212的面積，以增進第一散熱片212的散熱效果。

第一散熱片212係同時配置在晶片202的背面202b上以及固定環210上，其中第一散熱片212的材質包括金屬材質，例如是銅，且第一散熱片212例如是使用膠合的方式配置在晶片202的背面202b上以及固定環210上。

第二散熱片216係配置於基板202的下表面204a上，且此第二散熱片216係對應於晶片202下方，其中第二散熱片216的材質包括金屬材質，例如是銅，請參照第4圖，第4圖所繪示為本發明較佳實施例之由晶片封裝結構的基板204下表面204b所見的平面示意圖，如第4圖所示，於本發明較佳實施例中，在基板204的下表面204b上還配置有複數個焊球214，而第二散熱片216則配置在基板204的下表面204b之未配置焊球214的中央區域。

此處值得注意的是，此第二散熱片216係以相當牢固



## 五、發明說明 (6)

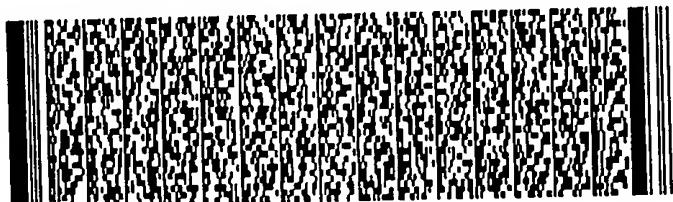
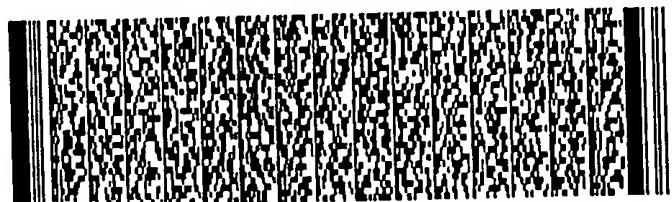
的方式配置貼附在基板204的下表面204b上，因此，在能夠藉由此第二散熱片216增強晶片202的散熱效果之外，還能夠藉由第二散熱片216與基板204的強力貼合以抑制此基板204的翹曲變形。

而且，第二散熱片216的材質還可以採用具有與基板204相同或是相近之熱膨脹係數的材質，舉例而言，第二散熱片216係可以採用與基板204相同的材質，於此情況下，由於第二散熱片216的冷縮熱漲幅度係與基板204接近或相同，因此，貼合於基板204之下表面204b的第二散熱片216可與貼合部位的基板204視為一體的強化結構體。

並且，本發明還可以在晶片202與基板204之間填入填充材料208以包覆凸塊206，其係用以降低晶片202與基板204的應力。

本發明除了上述較佳實施例外，還具有其他的實施例，請參照第5圖，第5圖所繪示本發明另一較佳實施例之一種晶片封裝結構之剖面放大圖，其中若是本實施例中的標號與上述較佳實施例相同者，則表示在本實施例中所指明的構件係雷同於在上述較佳實施例中所指明的構件，在此便不再贅述。

在本實施例中，係在第二散熱片216上更加裝鰭片(fin)218，藉由鰭片218的裝設，係能夠使第二散熱片的散熱面積增加，增強對晶片202的散熱效果，唯此處必須注意的是鰭片218裝設的高度必須加以限制，以本發明較佳實施例為例，鰭片218的高度必須低於焊球214的高度，



## 五、發明說明 (7)

以避免妨礙到焊球214與其他構件的接合。

在上述較佳實施例中，第二散熱片216的形狀係為矩形，然而本發明並不限定於此，本發明亦可以因應實際的需要，採用各種不同形狀的散熱片。

尚且，在上述較佳實施例中，其中之固定環210與散熱片212為分別設置，然而本發明並不限定於此，請參照第6圖與第7圖，其中構件與第4圖與第5圖相同者係使用相同的標號並省略其說明。在第6圖與第7圖中，其中之散熱片250上係形成有固定環，亦即是固定環與散熱片250係為一體成形而構成的。

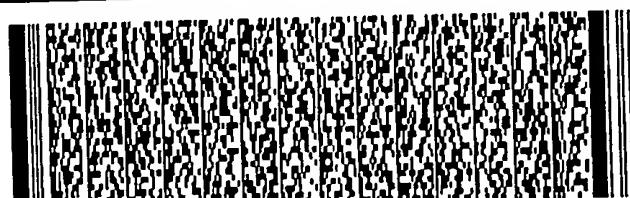
綜上所述，本發明至少具備下述優點：

1. 由於本發明係在晶片封裝結構中之基板的下表面增加配置一散熱片，因此，藉由此散熱片的配置係能夠更加強對此晶片封裝結構中之晶片的散熱效率。

2. 由於本發明係在晶片封裝結構中之基板的下表面增加配置一散熱片，並且此散熱片係以相當牢固的方式貼合於基板的下表面，因此藉由此牢固的貼合，係能夠抑制基板的翹曲變形。

3. 並且，由於本發明係在晶片封裝結構中之基板的下表面增加配置一散熱片，並且此散熱片係具有與基板相同的熱膨脹係數，因此貼合於基板下表面的散熱片可視為基板的強化結構體，能夠有效抑制基板的翹曲變形。

雖然本發明已以一較佳實施例揭露如上，然其並非用



## 五、發明說明 (8)

以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖所繪示為習知一種晶片封裝結構的側視圖。

第2圖所繪示為習知的晶片封裝結構因溫度循環而導致基板翹曲的側視圖。

第3圖所繪示為本發明較佳實施例之一種晶片封裝結構的側視圖。

第4圖所繪示為本發明較佳實施例之一種晶片封裝結構由基板下表面所見之平面圖。

第5圖所繪示為本發明另一較佳實施例之一種晶片封裝結構的側視圖。

第6圖所繪示為本發明另一較佳實施例之一種晶片封裝結構的側視圖。

第7圖所繪示為本發明另一較佳實施例之一種晶片封裝結構的側視圖。

圖式標示說明：

100、200：晶片封裝結構

102、202：晶片

104、204：基板

106、206：凸塊

108、208：填充材料

110、210：固定環

112、212、250：第一散熱片

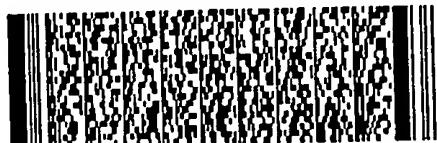
114、214：焊球

202a：主動表面



圖式簡單說明

- 202b : 背面
- 204a : 上表面
- 204b : 下表面
- 216 : 第二散熱片
- 218 : 鰭片



## 六、申請專利範圍

1. 一種晶片封裝結構，包括：

一基板，其具有一上表面與一下表面；

一晶片，其具有一主動表面與一背面，且該晶片係以該主動表面配置於該基板之該上表面上，其中該晶片係電性連接於該基板；

一固定環，配置於該基板之該上表面上，其中該固定環係環繞該晶片；

一第一散熱片，其中該第一散熱片係配置於該晶片之該背面上與該固定環上；以及

一第二散熱片，配置於該基板之該下表面上，且該第二散熱片係位於該晶片下方。

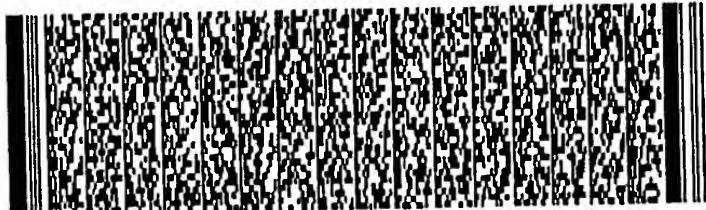
2. 如申請專利範圍第1項所述之晶片封裝結構，其中於該第二散熱片具有複數的鰭片，以增加該第二散熱晶片的散熱效率。

3. 如申請專利範圍第1項所述之晶片封裝結構，其中該第一散熱片的材質包括金屬。

4. 如申請專利範圍第1項所述之晶片封裝結構，其中該第二散熱片的材質包括金屬。

5. 如申請專利範圍第1項所述之晶片封裝結構，其中更包括複數個凸塊，且該晶片係以該些凸塊固定於該基板之該上表面上並電性連接該基板。

6. 如申請專利範圍第5項所述之晶片封裝結構，其中更具有一填充材料，且該填充材料係配置於該晶片與該基板之間。



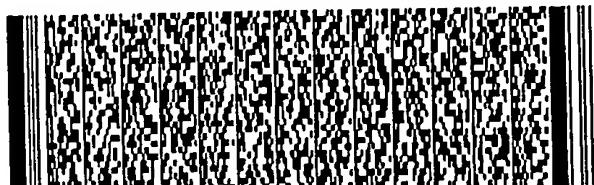
## 六、申請專利範圍

7. 如申請專利範圍第1項所述之晶片封裝結構，其中更包括複數個焊球，且該些焊球係配置於該基板之該下表面之未配置該第二散熱片的區域。
8. 如申請專利範圍第1項所述之晶片封裝結構，其中該固定環係一體成形於該第一散熱片。
9. 一種晶片封裝結構，包括：
  - 一基板，其具有一上表面與一下表面；
  - 一晶片，其具有一主動表面與一背面，且該晶片係以該主動表面配置於該基板之該上表面上，其中該晶片係電性連接於該基板；
  - 一固定環，配置於該基板之該上表面上，其中該固定環係環繞該晶片；
  - 一第一散熱片，其中該第一散熱片係配置於該晶片之該背面上與該固定環上；以及
  - 一第二散熱片，配置於該基板之該下表面上，且該第二散熱片位於該晶片下方，其中該第二散熱片之熱膨脹係數與該基板之熱膨脹係數相同。
10. 如申請專利範圍第9項所述之晶片封裝結構，其中於該第二散熱片具有複數的鰭片，以增加該第二散熱晶片的散熱效率。
11. 如申請專利範圍第9項所述之晶片封裝結構，其中該第一散熱片的材質包括金屬。
12. 如申請專利範圍第9項所述之晶片封裝結構，其中該第二散熱片的材質包括與該基板相同的材質。

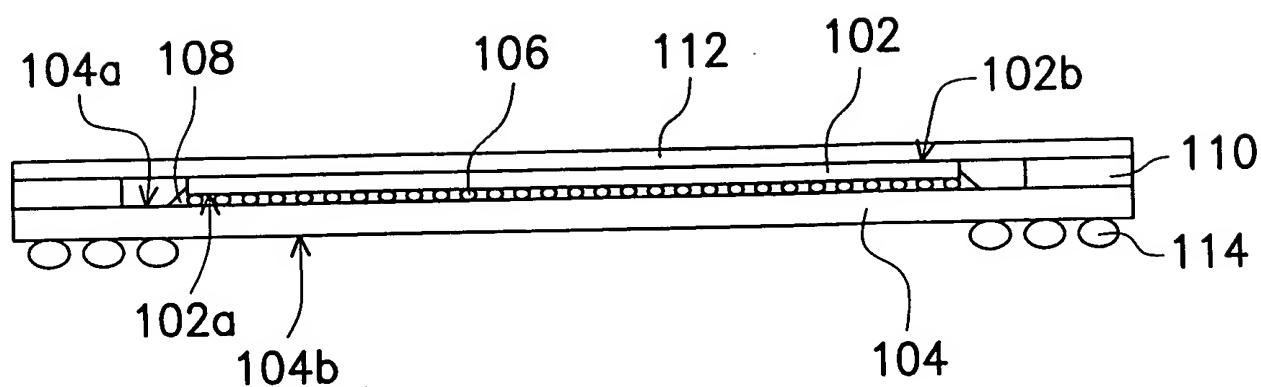


## 六、申請專利範圍

13. 如申請專利範圍第9項所述之晶片封裝結構，其中更包括複數個凸塊，且該晶片係以該些凸塊固定於該基板之該上表面上並電性連接該基板。
14. 如申請專利範圍第13項所述之晶片封裝結構，其中更具有一填充材料，且該填充材料係配置於該晶片與該基板之間。
15. 如申請專利範圍第9項所述之晶片封裝結構，其中更包括複數個焊球，且該些焊球係配置於該基板之該下表面之未配置該第二散熱片的區域。
16. 如申請專利範圍第9項所述之晶片封裝結構，其中該固定環係一體成形於該第一散熱片。

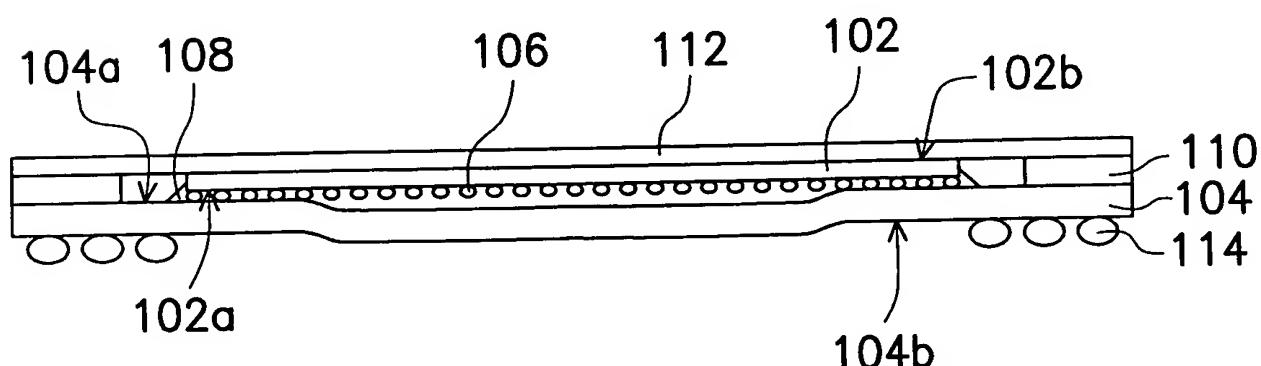


10796TW



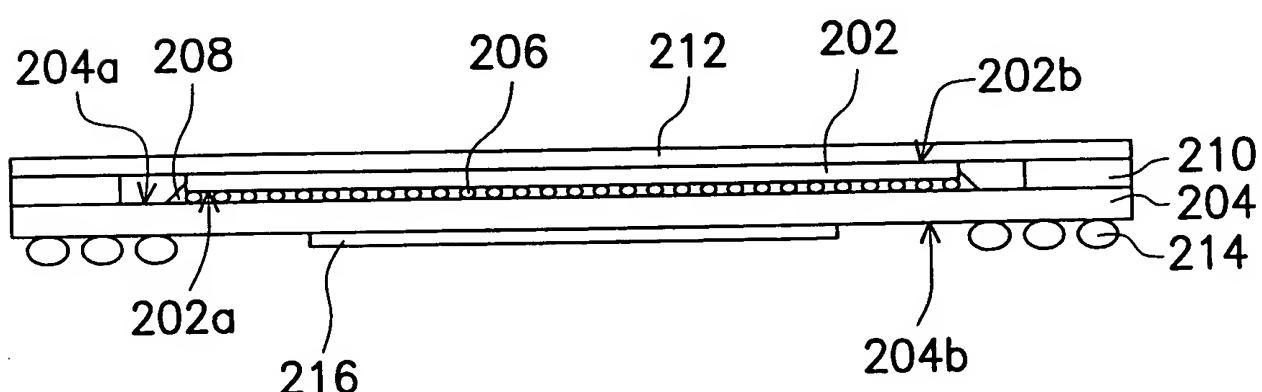
第 1 圖

100



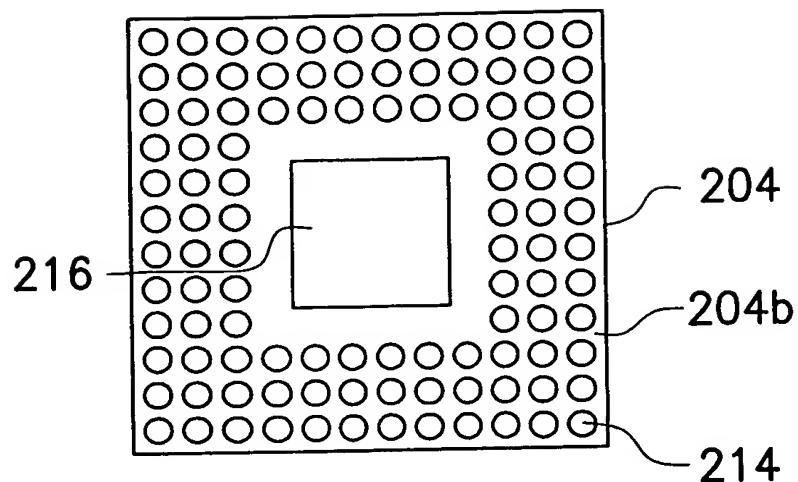
第 2 圖

100



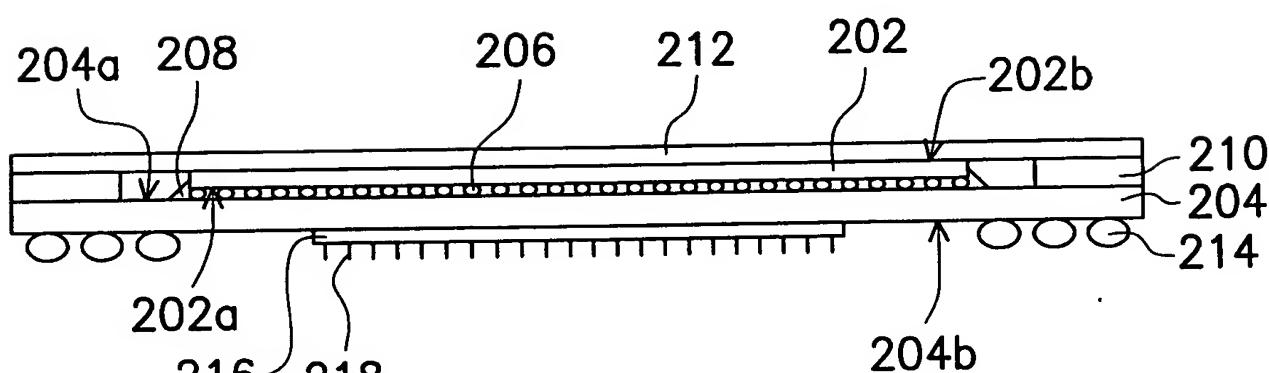
第 3 圖

200



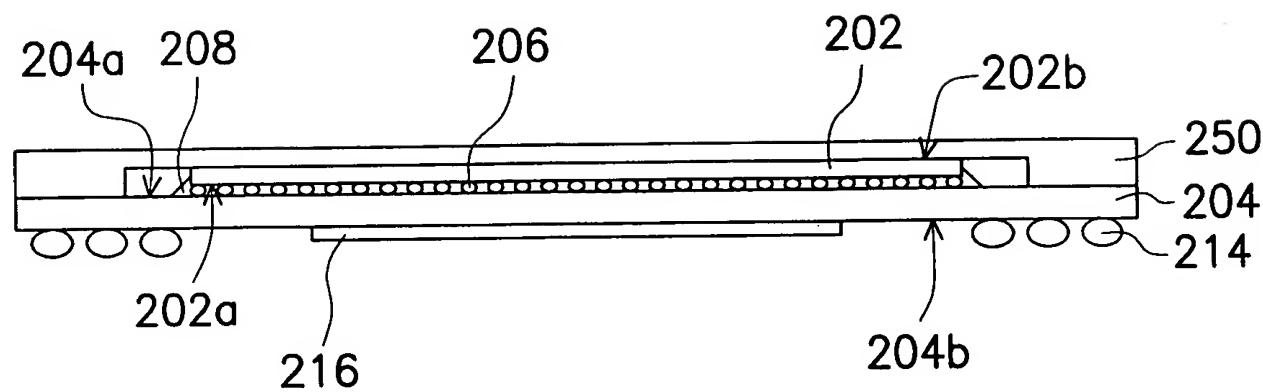
200

第 4 圖



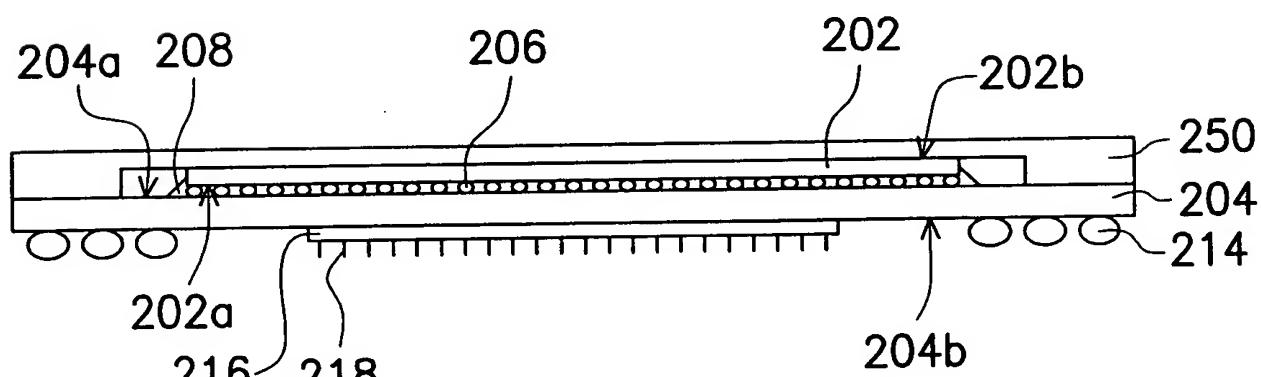
200

第 5 圖



第 6 圖

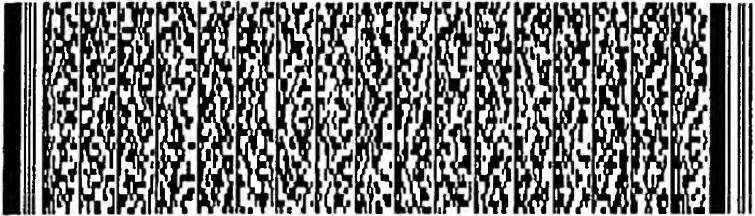
200



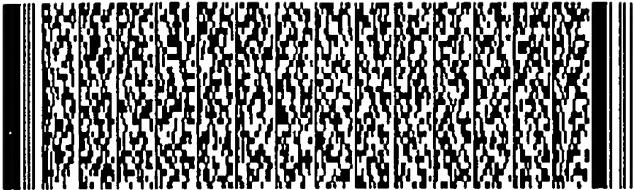
第 7 圖

200

第 1/17 頁



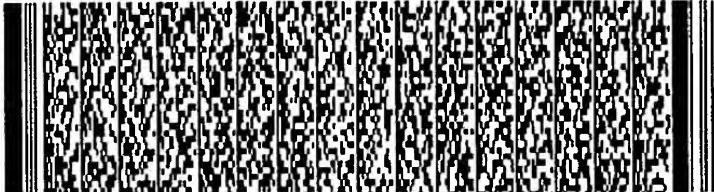
第 2/17 頁



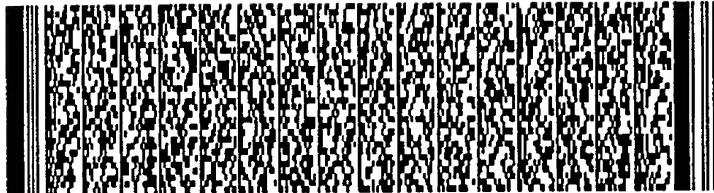
第 4/17 頁



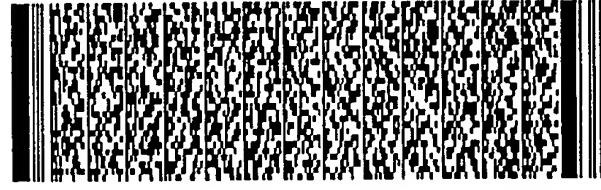
第 5/17 頁



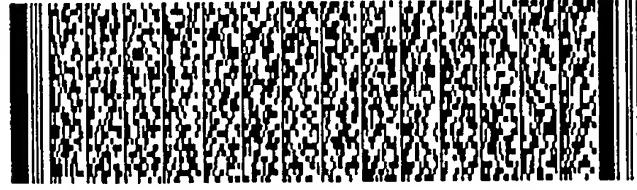
第 6/17 頁



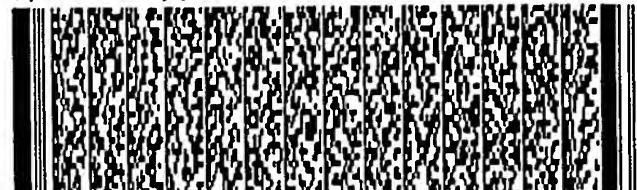
第 7/17 頁



第 8/17 頁



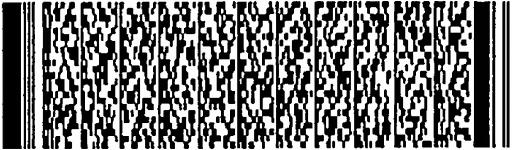
第 9/17 頁



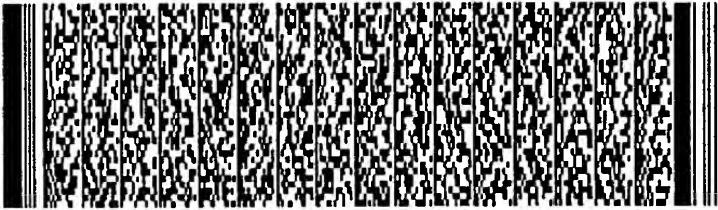
第 2/17 頁



第 3/17 頁



第 5/17 頁



第 6/17 頁



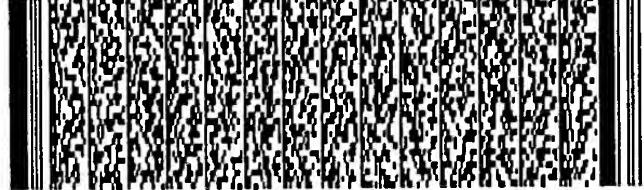
第 7/17 頁



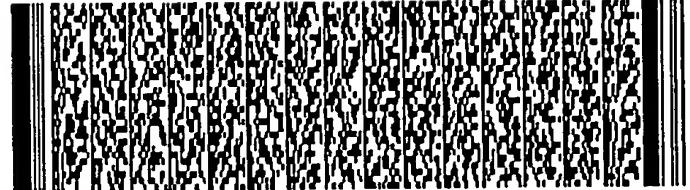
第 8/17 頁



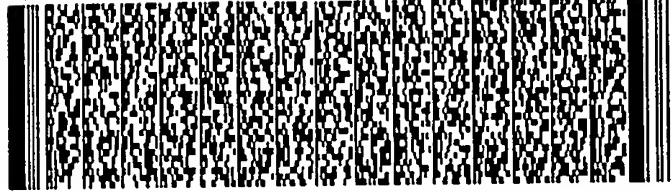
第 9/17 頁



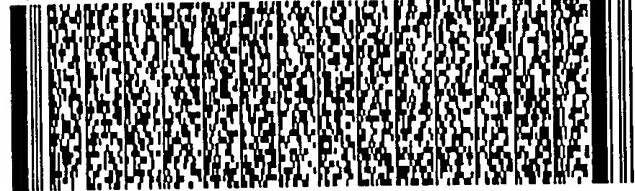
第 10/17 頁



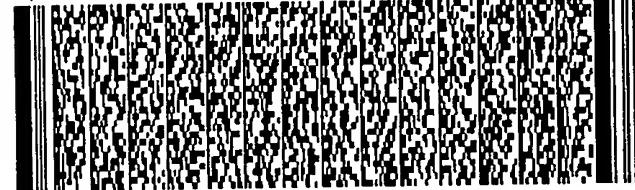
第 10/17 頁



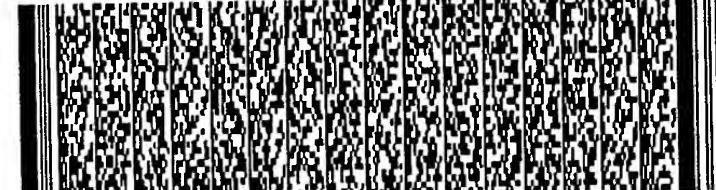
第 11/17 頁



第 13/17 頁



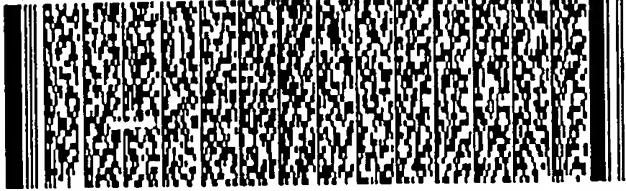
第 15/17 頁



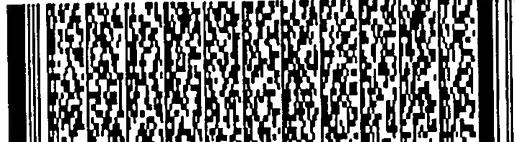
第 17/17 頁



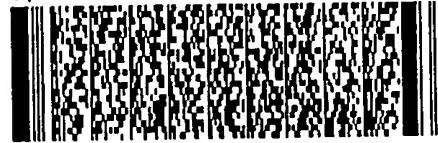
第 11/17 頁



第 12/17 頁



第 14/17 頁



第 16/17 頁

